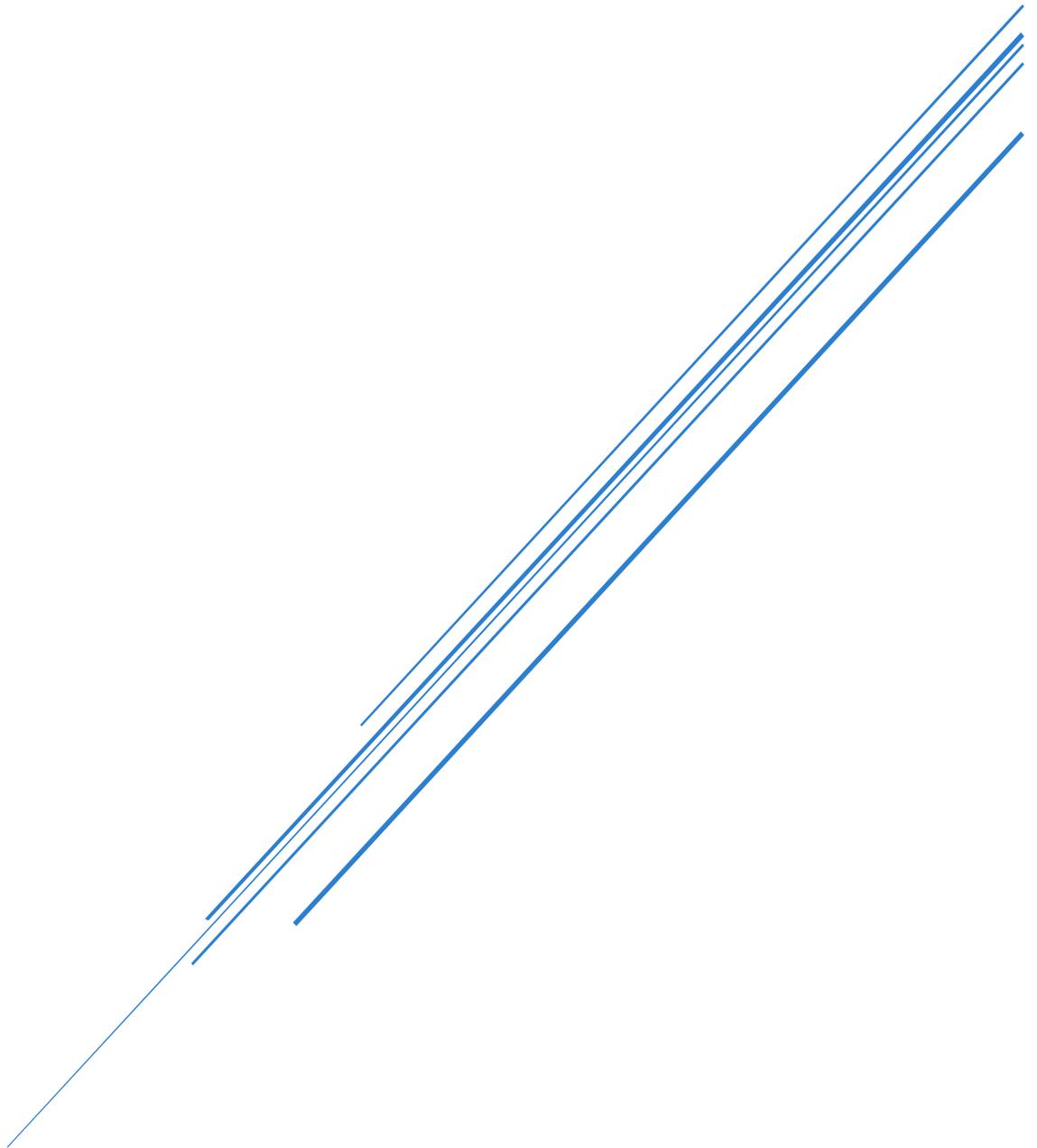


NOTE D'APPLICATION

Optimisation de la carte d'activation



Théo CHACOU BERTOLDI
GE5A

Table des matières

I.	Introduction	2
II.	Synoptique de la carte d'activation	3
III.	Analyse détaillée du circuit d'activation TS : fonctionnement et optimisations	4
a.	Fonctionnement technique des différents étages.....	4
b.	Optimisations apportées et choix des valeurs des composants.....	5
IV.	Conclusion.....	5
V.	Annexes.....	6

I. Introduction

Dans ce document, nous allons nous concentrer plus précisément sur le travail réalisé autour de la carte d'activation. Pour rappel, cette partie du projet s'inscrit dans le cadre de la Formula Student, un projet porté par l'INP et Sigma Racing, en collaboration avec les trois écoles : ISIMA, SIGMA et POLYTECH. La Formula Student est une compétition inter-écoles dont l'objectif est de concevoir une monoplace, de la conception initiale à la réalisation finale, pour participer à diverses épreuves organisées à travers l'Europe. Dans ce projet ambitieux et passionnant, notre équipe, composée des étudiants de GE5A de Polytech, a pour mission de concevoir un système de gestion de batterie (BMS) et de créer ou optimiser les cartes électroniques du shutdown circuit. Comme mentionné précédemment, nous allons ici nous concentrer sur le travail réalisé sur la carte d'activation du circuit. Cette carte a pour objectif d'assurer la commande et la sécurisation du Shutdown Circuit. Notre travail consiste à optimiser une carte déjà fonctionnelle, en renforçant sa robustesse d'un point de vue schématique et électrique. Dans un premier temps, nous présenterons le fonctionnement de la carte et son rôle dans la chaîne de sécurité du véhicule. Ensuite, nous expliquerons en détail les optimisations apportées à cette carte, avant de conclure sur les résultats obtenus et leur impact global.

II. Synoptique de la carte d'activation

Le circuit d'activation joue un rôle clé dans la gestion sécurisée du Tractive System (TS) en permettant la fermeture du Shutdown Circuit (SDC) uniquement lorsque toutes les conditions de sécurité sont réunies. Ce circuit, comme décrit dans les règles de la Formula Student et illustré dans la figure Fig.2, est conçu pour garantir que la mise sous tension du système haute tension soit manuelle et sous contrôle strict. Le circuit d'activation fonctionne en recevant des signaux provenant de plusieurs composants critiques, notamment l'état du système de gestion de l'accumulateur (AMS), le dispositif de surveillance d'isolation (IMD), le détecteur de plausibilité des freins (BSPD) et les différents interrupteurs d'arrêt (voir Fig.1). Ces signaux sont vérifiés simultanément pour s'assurer qu'ils se trouvent dans un état opérationnel correct. Une fois ces conditions validées, l'action manuelle d'un bouton d'activation dédié permet la fermeture du SDC via les relais d'isolation d'accumulateur (AIR Coils). Un aspect essentiel du circuit d'activation est sa capacité à bloquer toute tentative de réactivation en cas de détection d'une erreur critique, notamment dans le BMS ou l'IMD. Cette caractéristique, imposée par les règles, garantit que le système ne puisse être redémarré sans une intervention technique appropriée, renforçant ainsi la sécurité globale du véhicule. Enfin, le circuit est alimenté par une tension de 12V et inclut des protections contre les surintensités. Sa conception répond aux normes exigeantes des compétitions de Formula Student, assurant une fiabilité maximale et une intégration optimale dans la chaîne de sécurité du véhicule.

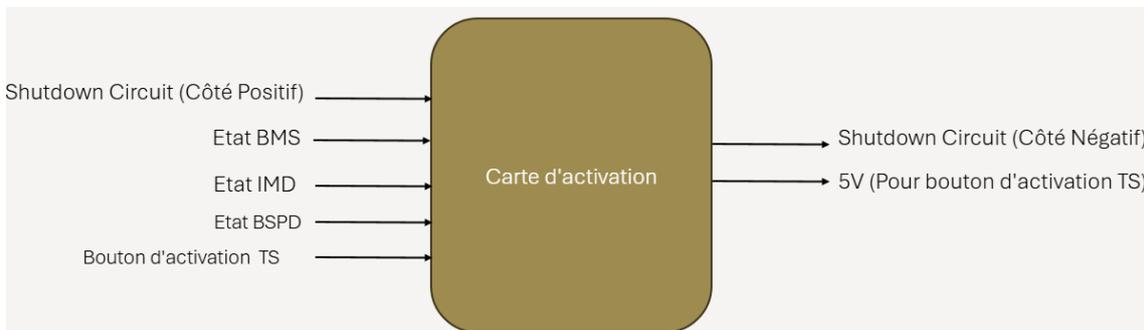


Fig. 1 Schéma entrées/sorties Circuit activation

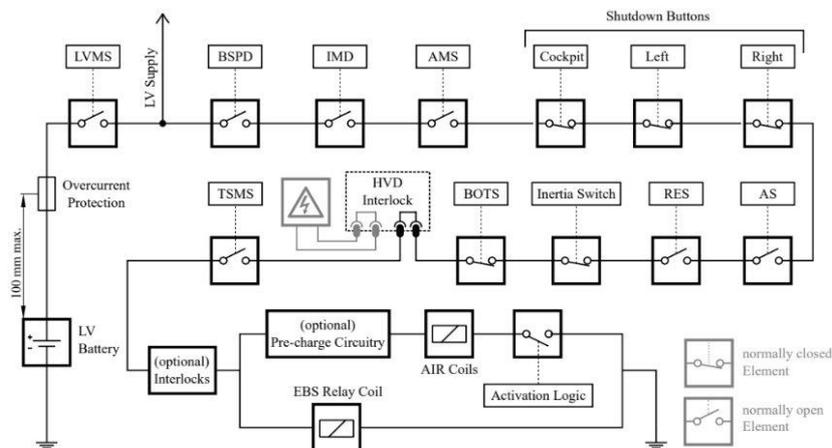


Fig. 2 Schéma explicatif du circuit de coupure (Shutdown Circuit) requis

III. Analyse détaillée du circuit d'activation TS : fonctionnement et optimisations

Comme dit précédemment, le circuit d'activation du Tractive System (TS) est conçu pour permettre une activation contrôlée et sécurisée du Shutdown Circuit (SDC). Il se compose de plusieurs étages bien définis, chacun jouant un rôle spécifique dans le traitement des signaux, la gestion de l'alimentation et l'activation des relais. Comme dit dans l'introduction, je devais optimiser une carte déjà fonctionnelle (voir Annexe.1), je ne suis donc pas repartie de zéro mais j'ai analysé les différents points qui pouvaient influencer négativement les performances de la carte (précision principalement), puis j'ai refait la CAO. Dans la version optimisée (voir Annexe.2), des améliorations ciblées ont été apportées pour renforcer la fiabilité, la robustesse et la conformité aux règles de la Formula Student.

a. Fonctionnement technique des différents étages

Le premier étage de la carte est le module d'alimentation. Il repose sur un régulateur linéaire LM340T-12 pour convertir une tension d'entrée de 12V en 5V, nécessaire pour alimenter les composants numériques et analogiques. Des condensateurs, comme C1 et C2 (1 μ F), sont placés à l'entrée et à la sortie du régulateur pour stabiliser l'alimentation en éliminant les fluctuations de tension et les parasites. Cette stabilisation garantit que les signaux critiques, traités dans les étages suivants, ne soient pas affectés par une alimentation instable. L'étage de vérification des états critiques (BMS et IMD) est au cœur du contrôle de sécurité. Il s'appuie sur des comparateurs analogiques LM393P qui reçoivent les signaux des systèmes critiques. Ces comparateurs comparent les signaux d'entrée à des seuils prédéfinis, fixés par des résistances de référence comme R10 (300 k Ω), R12 et R13 (100 k Ω). Si les signaux se trouvent dans les plages acceptables, les sorties des comparateurs passent à un état logique haut. Cet étage assure ainsi que le SDC ne pourra être activé que si les systèmes critiques (BMS et IMD) fonctionnent correctement.

Le circuit logique combinatoire, composé des circuits SN74LS75N et 74HC08N, traite les signaux issus des comparateurs. Ces circuits logiques implémentent une fonction ET, garantissant que toutes les conditions nécessaires sont remplies avant d'autoriser la commande du relais. De plus, cet étage inclut une mémoire logique qui bloque toute réactivation automatique du TS après la détection d'un défaut. Ce mécanisme répond aux exigences de sécurité imposées par la Formula Student. L'étage de commande de relais est activé par des transistors MOSFET BS170, qui amplifient les signaux logiques pour fournir un courant suffisant à l'activation du relais principal. Des diodes de roue libre comme D1 (1N4007) protègent les transistors des surtensions générées par la commutation du relais, prolongeant ainsi la durée de vie des composants. L'interface utilisateur est composée d'un bouton d'activation qui permet au pilote de fermer manuellement le SDC, mais uniquement si toutes les conditions de sécurité sont remplies. Cette interface est renforcée par des résistances pull-up (10 k Ω) pour garantir la stabilité des signaux lorsque le bouton n'est pas activé.

b. Optimisations apportées et choix des valeurs des composants

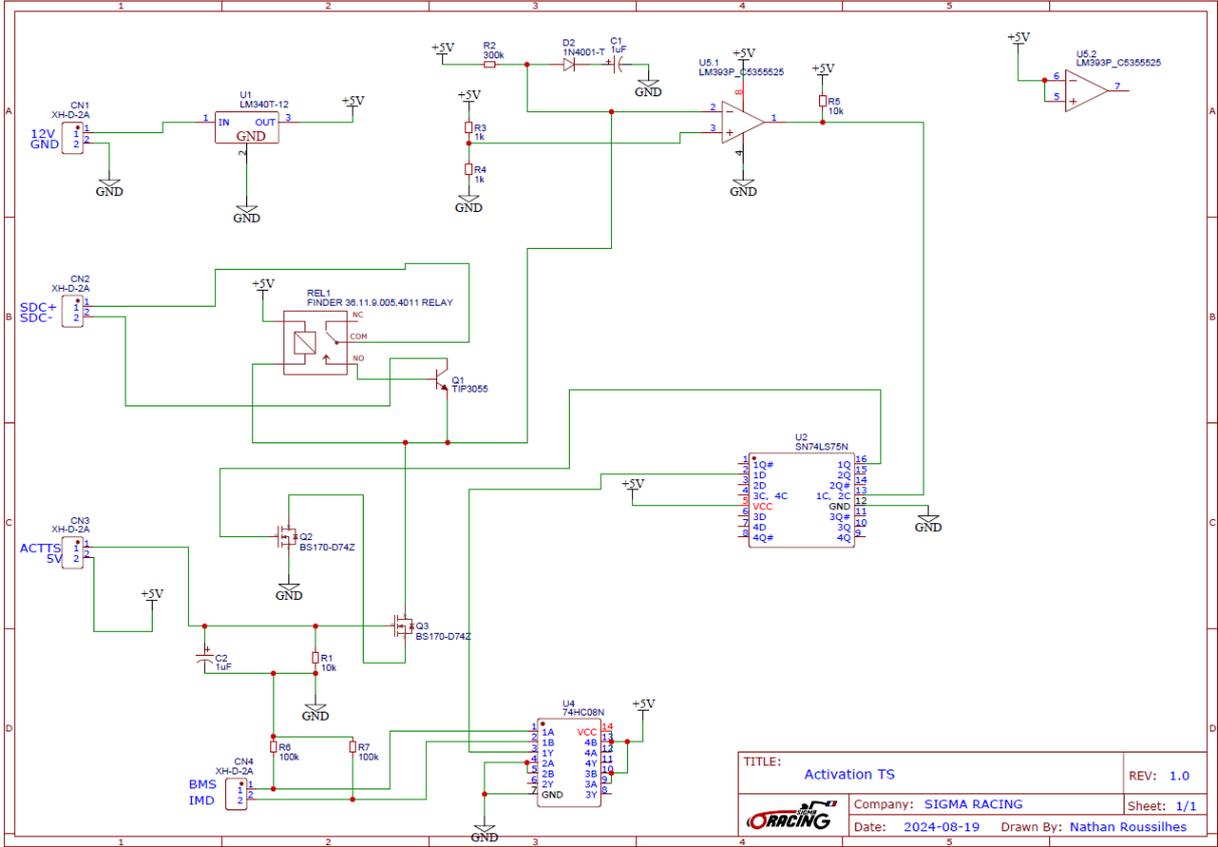
Dans le schéma optimisé, plusieurs améliorations ont été introduites pour répondre aux limitations de la version originale et pour renforcer la fiabilité du système. Une des premières améliorations concerne les condensateurs de découplage, comme **C5** (0,1 μF), ajoutés près des comparateurs pour stabiliser l'alimentation locale. Ce choix est stratégique car il réduit les interférences haute fréquence, améliorant ainsi la précision des comparateurs. La valeur de 0,1 μF est idéale pour filtrer les parasites tout en maintenant une réponse rapide aux variations de courant. Les résistances utilisées dans les diviseurs de tension et les comparateurs, telles que R10 (300 k Ω) et R12/R13 (100 k Ω), ont été choisies pour offrir un compromis entre une faible consommation de courant et une sensibilité suffisante. Une valeur de 300 k Ω pour R10 limite la consommation d'énergie tout en assurant une détection fiable des états critiques. Les résistances de 100 k Ω utilisées pour fixer les seuils de tension garantissent une bonne précision tout en minimisant les erreurs dues aux fluctuations mineures des signaux d'entrée. L'introduction d'un relais amélioré, le Finder 40.51, permet de gérer des courants plus élevés avec une meilleure fiabilité mécanique. Ce relais est conçu pour supporter des cycles de commutation fréquents, ce qui est essentiel dans un système soumis à des tests intensifs. Associé à des diodes de protection comme la 1N4007, capable de supporter des surtensions élevées, le relais devient plus résistant aux conditions extrêmes. Les transistors MOSFET BS170 ont été conservés dans la version optimisée en raison de leur faible résistance à l'état passant R_{DSon} et de leur compatibilité avec les niveaux logiques 5V. Ces caractéristiques les rendent idéaux pour piloter efficacement le relais sans introduire de pertes significatives. Enfin, des simplifications ont été apportées au circuit logique. La suppression des portes inutilisées réduit les interférences potentielles et simplifie le routage, rendant le circuit plus compact et moins sujet aux erreurs de fabrication.

IV. Conclusion

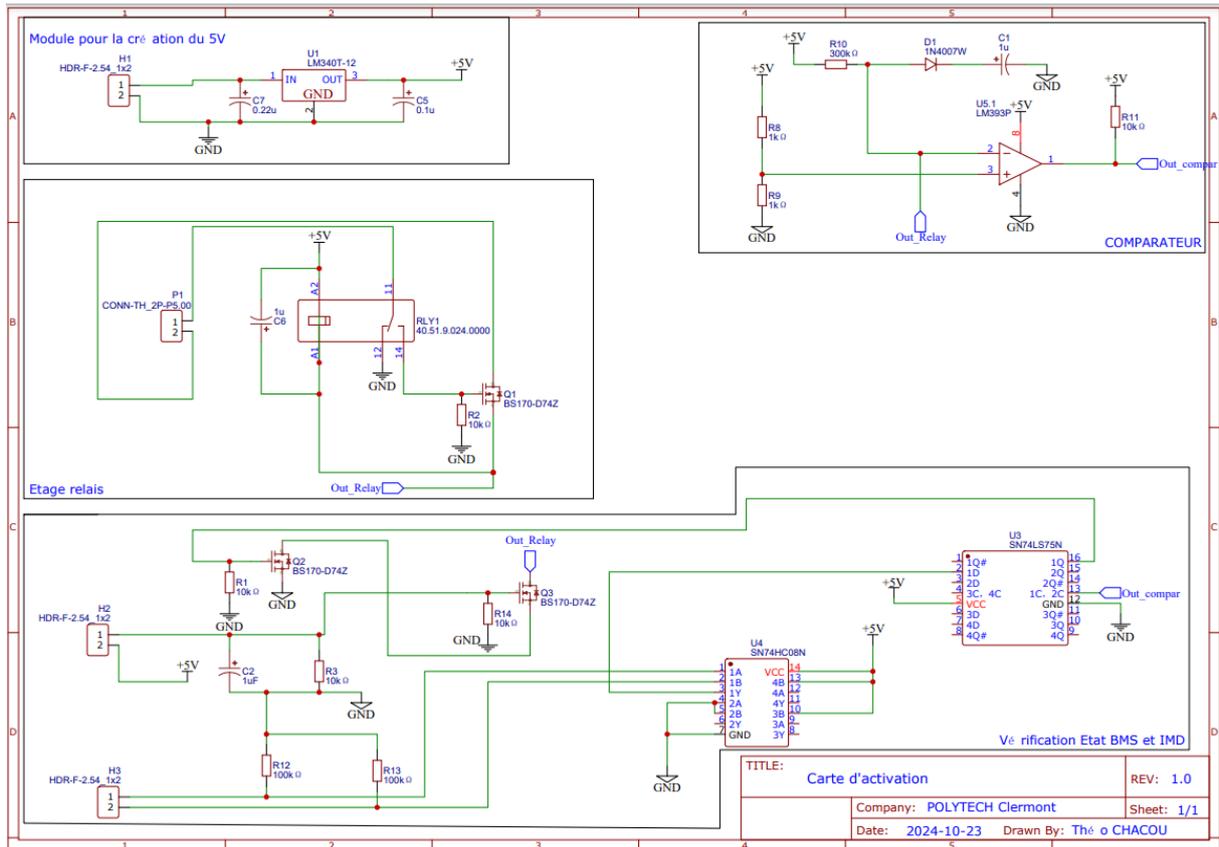
Le travail réalisé sur la carte d'activation dans le cadre de ce projet a permis de renforcer sa fiabilité, sa robustesse et sa conformité aux exigences strictes de la Formula Student. En partant d'une carte fonctionnelle, mais perfectible, une analyse approfondie a été menée pour identifier les points faibles impactant ses performances, tels que la précision des comparateurs, la gestion des surtensions et la stabilité de l'alimentation. Les optimisations apportées ont permis de résoudre ces problèmes grâce à des ajustements ciblés : l'ajout de condensateurs de découplage pour stabiliser les tensions, le choix de résistances précises pour garantir des seuils fiables, et l'introduction d'un relais plus performant capable de gérer des cycles de commutation plus fréquents. Ces améliorations, combinées à une simplification du schéma logique et à une meilleure protection contre les surtensions, ont abouti à une carte plus robuste et mieux adaptée aux contraintes de la compétition. Ainsi, cette nouvelle version de la carte d'activation garantit une gestion sécurisée et fiable du Shutdown Circuit, contribuant à l'objectif global de concevoir un véhicule électrique performant et conforme aux normes de sécurité. Ce travail illustre l'importance de l'optimisation des systèmes électroniques

dans des projets complexes comme celui de la Formula Student, où chaque détail peut avoir un impact significatif sur le résultat final.

V. Annexes



Annexe. 1 Schéma électrique original



Annexe. 2 Schéma électrique optimisé