

Note d'application (Brake System Plausible Device)

I. Introduction & contexte

Le Dispositif de Plausibilité du Système de Freinage (**BSPD**) est un mécanisme de sécurité Essentiel, particulièrement dans des véhicules de haute performance tels que les monoplaces Utilisées dans le cadre de la compétition **Formula Student**.

Cette année, il nous a été demandé de développer une carte électronique BSPD de A à Z, Conformément au règlement Formula Student 2025.

II. Rôle principal et fonctionnement du BSPD

Le rôle principal du Brake System Plausibility Device (**BSPD**) est de garantir que le contrôleur moteur ne fournit pas de courant au moteur lorsque la pédale de frein est pressée. Ce mécanisme de sécurité permet d'éviter des situations critiques où le véhicule pourrait continuer à accélérer ou rester actif malgré l'action de freinage.

Selon le règlement Formula Student 2025, le BSPD est défini comme :

"Un circuit autonome et non programmable, conçu pour ouvrir le Shutdown Circuit (SDC) lors d'un freinage brusque, à condition qu'une puissance égale ou supérieure à 5 kW soit délivrée aux moteurs."

Conditions de d'implausibilité(défaut) :

1. Freinage brusque détecté

- a. Un capteur de pression dans le système de freinage mesure l'intensité du freinage.
- b. Le seuil est fixé pour détecter une pression de freinage ≤ 30 bars, afin de garantir que le système identifie un freinage brusque sans provoquer de blocage des roues.

2. Puissance élevée délivrée aux moteurs

- a. La puissance mesurée dans le système électrique (Tractive System, TS) est calculée à partir du courant détecté par un capteur sur le circuit DC.
- b. Si la puissance délivrée atteint ou dépasse 5 kW, cela indique une forte sollicitation des moteurs.

Ces deux conditions combinées sont détectées dans le BSPD, qui ouvre alors le ShutDown Circuit (SDC). Cette action coupe immédiatement l'alimentation haute tension du système, mettant ainsi le véhicule en sécurité.

Note d'application (Brake System Plausible Device)

III. Cahier de charge basé sur le règlement.

Catégorie	Exigence	Description
Alimentation	Le BSPD doit être alimenté directement par le LVMS sans passer par d'autres dispositifs.	Alimentation de 12 V
Autonomie	Le BSPD doit être un circuit autonome et non programmable.	Aucun logiciel ou microcontrôleur intégré.
Conditions de déclenchement	Le BSPD doit ouvrir le SDC lorsque les deux conditions suivantes sont remplies : <ul style="list-style-type: none"> • Une puissance ≥ 5 kW est délivrée aux moteurs. 	Détecté par un capteur de courant. Valeur : 700 Ampère. Précision : + ou - 10A
	<ul style="list-style-type: none"> • Un freinage brusque est détecté (pression ≤ 30 bars). 	Détecté par un capteur de pression. Sensibilité réglée à ≤ 30 bars. Précision : + ou - 1bar
Détection de la persistance	Une implausibilité persistante pendant plus de 500 ms déclenche l'ouverture du SDC .	Un délai analogique doit être intégré dans le circuit.
Détection de Panne	Système critique de signaux (SCS) pour surveiller en permanence les conditions de panne.	Détecter des conditions anormales comme des tensions hors seuils, un fil cassé ou un court-circuit. Envoyer un signal d'erreur pour activer une LED d'alerte dans le cockpit.
Conditions de réinitialisation	<ul style="list-style-type: none"> • Une réinitialisation automatique si les conditions d'ouverture ne sont plus présentes pendant au moins 10 secondes. 	Un délai analogique doit être intégré dans le circuit.

Table 1 : Cahier des charges reposant sur le règlement FS2025

Explication de quelques terminologie clés selon le règlement :

⇒ **L'autonomie du BSPD implique :**

- **Fonctionnalité minimale :** Le circuit doit inclure uniquement les connexions essentielles (alimentation, capteurs, SDC).
- **Absence d'intermédiaires :** Les signaux d'entrée (capteurs et alimentation) doivent arriver directement au BSPD, sans passer par d'autres dispositifs.

⇒ **Circuit non programmable :**

Le **BSPD** est également défini comme un circuit "**non programmable**". Contrairement à ce que l'on pourrait penser, cela ne signifie pas nécessairement l'utilisation d'un **ASIC** (*Application-Specific Integrated Circuit*). Le règlement interdit l'utilisation de composants programmables, comme les microcontrôleurs, mais autorise l'emploi d'autres circuits intégrés.

⇒ **System Critical Signals (SCS) :**

Note d'application (Brake System Plausible Device)

Les **System Critical Signals (SCS)** sont des signaux électriques essentiels qui jouent un rôle crucial dans la sécurité et la performance d'un véhicule électrique. Ils influencent plusieurs aspects critiques, notamment :

- Le fonctionnement du **circuit de coupure de sécurité (SDC)**.
- Le **contrôle du couple des roues**.
- La gestion des **indicateurs critiques du véhicule**.

Ces signaux sont directement liés à la sécurité globale du système. Ils interviennent également dans le contrôle des dispositifs comme l'AMS (Accumulateur Management System) en surveillant des paramètres tels que les tensions, les courants et les températures des batteries et l'IMD (Isolation Monitoring Device).

Dans un système complètement analogique comme le **BSPD (Brake System Plausibility Device)**, les erreurs peuvent provenir de multiples sources. Par exemple, les capteurs de courant et de pression de frein doivent être surveillés en permanence pour détecter des anomalies comme un fil cassé ou un court-circuit.

Le rôle des SCS est donc de garantir une détection rapide et fiable de ces pannes.

Exemple d'intervention : Si une tension anormale est détectée (hors des seuils définis), le système doit être capable :

1. De couper immédiatement l'alimentation du moteur pour garantir la sécurité.
2. D'allumer un indicateur LED pour signaler la nature de la panne.

Maintenant que nous avons bien compris les terminologies clés de cette carte, passons au développement.

Mais avant cela, vous verrez que, pour rendre le travail plus facile et compréhensible, il m'a semblé nécessaire de diviser les différents éléments du cahier des charges en petites fonctions à développer une par une et à tester individuellement.

IV. Développement sur Breadboard et Fonctionnalités Testées

Avant la conception/réalisation d'un circuit imprimé (PCB), le développement initial a été réalisé sur une breadboard pour valider les fonctionnalités spécifiées dans le cahier des charges.

Objectif :

Créer une architecture fonctionnelle respectant les exigences du cahier des charges avant de passer à une conception matérielle définitive. Voici le schéma architectural suivi.

Code couleur :

 : Conception ok.

 : Pas de conception

Note d'application (Brake System Plausible Device)

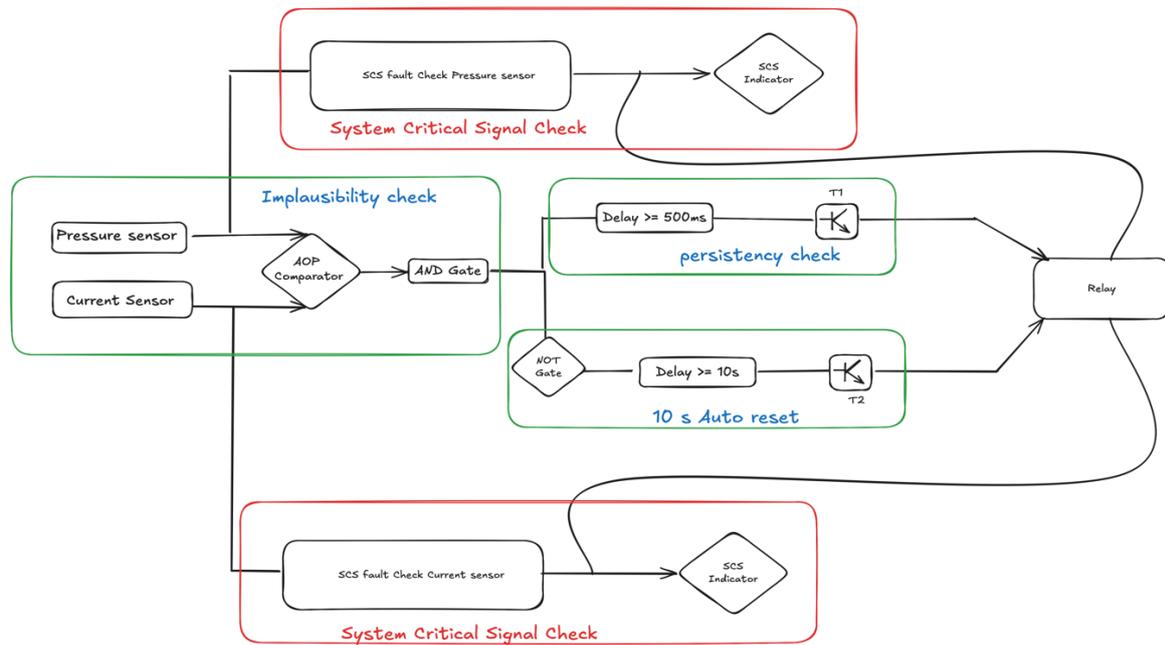


Figure 1 : architecture d'un BSPD

1. Fonctionnalités Clés Validées :

Les fonctions sont divisées en 4 blocs :

- 1. Conversion des signaux analogiques vers numériques :**
 - Utilisation d'un comparateur pour transformer les signaux des capteurs (pression et courant) en données numériques permettant de détecter le défaut ou implausibilité.
- 2. Détection de la persistantes du défaut (≥ 500 ms) :**
 - Conception d'un délai analogique avec un circuit NE555 en mode monostable pour déclencher l'ouverture du relais.
- 3. Réinitialisation après 10 secondes sans défaut ou implausibilité :**
 - Utilisation du même NE555 pour générer une temporisation garantissant la fermeture du relais après une période de 10 secondes.
- 4. Détection de scs ou erreurs de capteurs :**
 - Vérification des données pour éviter des défaillances du système.

2. Méthodologie et Matériel Utilisé

Pour développer ces fonctions, voici les différents équipement à notre disposition.

Équipements de test :

- **Générateur de tension/ courant :** Permet de simuler les comportements des capteurs (tension max de 10 V et courant max de 30 A).
- **Oscilloscope :** Utilisé pour observer les signaux analogiques et numériques,
- **Un comparateur LM393B dual,**
- **Porte AND (SN74HC08),**
- **Porte inverseuse.**

Note d'application (Brake System Plausible Device)

- **Multimètre** : Permet de mesurer les valeurs des résistances, capacités, etc.

Alimentation et protection :

- En réalité la carte BSPD doit être alimentée par une batterie basse tension de 12 V. Cependant, les composants choisis nécessitant une tension inférieure, un **convertisseur DC-DC** a été commandé pour abaisser la tension et protéger les composants.

3. Analyse et choix des Composants Clés

Gestion des comparaisons de seuils :

- Un comparateur **LM393B dual** de chez **Texas Instrument** a été utilisé pour fixer les seuils de tension. Ce composant est particulièrement adapté grâce à :
 - **Gamme étendue de tension d'alimentation** : Compatible avec des tensions jusqu'à 36 V, réduisant le risque de dommages lors des tests.
 - **Plage de température étendue** : Permet un fonctionnement fiable dans des conditions extrêmes (-40 °C à 125 °C).

Test : La sortie du comparateur fournit une tension haute (+Vcc) si la valeur du capteur dépasse le seuil fixé, ou une tension basse (-Vcc) dans le cas contraire. Cela permet une intégration facile avec des circuits logiques tels que des portes logiques.

Tension seuil	Capteurs (courant ou Pression)	Sortie du LM393
5V	2,5 V	+Vcc = 5V
5V	6V	-Vcc = 0V

La tension seuil est fixée par un **pont diviseur de tension** installé sur l'entrée **non-inverseuse**

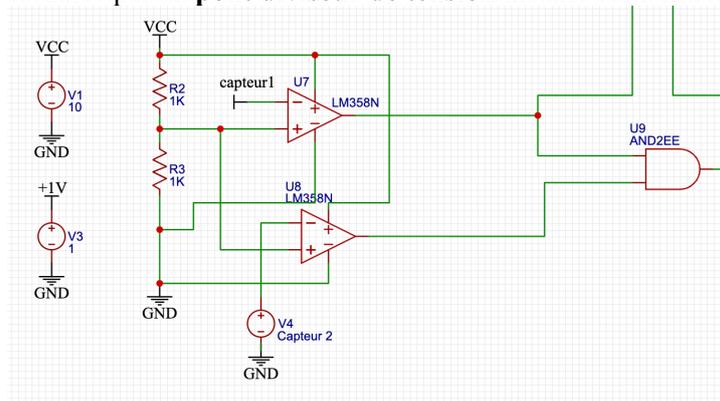


Table 2 : Illustration de la connexion entre le comparateur et la porte AND

Pour simuler les comportements du capteur nous faisons varier la tension au niveau de générateur de tensions.

Porte AND (SN74HC08) :

Pourquoi ce choix ?

1. **Fiabilité élevée** : Sa conception CMOS garantit un traitement précis des signaux.

Note d'application (Brake System Plausible Device)

2. **Compatibilité des tensions** : Plage de fonctionnement de 2 V à 6 V, idéale pour notre circuit.
3. **Faible consommation énergétique** : Critique pour une application embarquée.
4. **Plage de température étendue (-40 °C à 85 °C)** : Essentielle pour les environnements automobiles.
5. **Format compact** : Intègre quatre portes AND, optimisant l'espace sur le PCB.

La porte AND permet de combiner les signaux des comparateurs pour générer un état logique haut seulement si toutes les conditions critiques sont remplies.

Test :

La tension de sortie de LM393 est liée au capteur de courant (1) et l'autre au capteur de pression (2).

Tension de sortie LM393 (1)	Tension de sortie LM393 (2)	Sortie de la porte
0V	0 V	0V
0V	5V	0V
5V	0V	0V
5V	5V	5V ((défaut))

Table 3 : Table de vérité de la porte AND cas du projet

Temporisation Analogique :

Pour effectuer la temporisation analogique, deux solutions se sont présentées : d'une part, l'utilisation d'un simple circuit RC, et d'autre part, un RC associé à un circuit intégré NE555.

Problèmes d'un circuit RC simple :

1. **Précision insuffisante** : Les tolérances des résistances et condensateurs peuvent entraîner des variations significatives dans les temporisations.
2. **Sensibilité thermique** : Les variations de température affectent fortement les composants passifs.
3. **Vibrations** : Les environnements dynamiques (comme un monoplace de course) peuvent compromettre la stabilité mécanique des composants.

Solution adoptée : Circuit intégré NE555 avec ses avantages suivantes

- **Précision** : Indépendant des variations des composants passifs.
- **Robustesse** : Résistant aux interférences électromagnétiques.
- **Large plage de tension (4,5 V à 15 V) et température (-40 °C à 125 °C)** : Assure une compatibilité parfaite avec le circuit.
- **Flexibilité** : Idéal pour générer des temporisations fiables dans des applications critiques.

Le NE555 en mode monostable a permis de créer une temporisation déclenchée par des événements spécifiques, comme la détection simultanée d'accélération et de freinage dans notre cas.

Nous allons maintenant nous attarder sur le fonctionnement du NE555 en mode monostable ainsi que sur le choix du circuit RC afin de générer les tempos appropriés.

V. Temporisation avec le NE555 en Mode Monostable

1. Introduction

Le **NE555** (voire figure 2) est un circuit intégré couramment utilisé pour la génération de signaux de temporisation. Il peut fonctionner en différents modes, notamment **monostable** et **astable**. Dans ce rapport, nous nous intéressons au mode **monostable**, où une impulsion de durée déterminée est générée en réponse à un signal de déclenchement. Notre signal de déclenchement est celle qui sort de la porte AND comme le montre la figure 1.

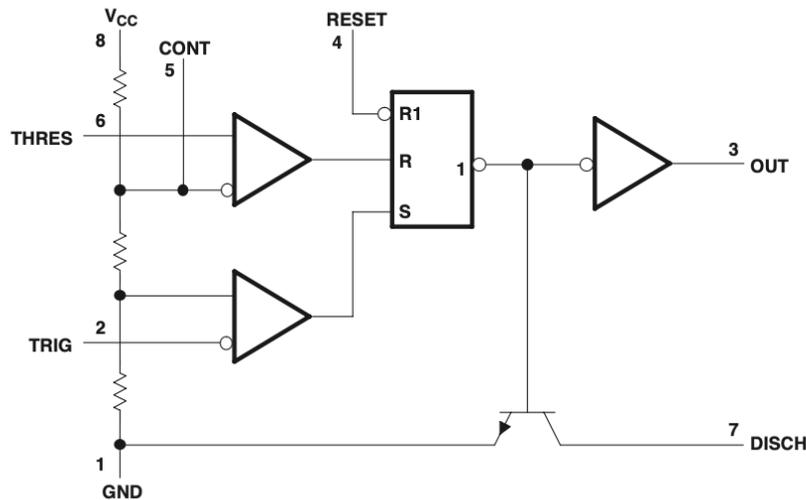


Figure 2 : schéma simplifié d'un NE555 Texas Instrument

2. Fonctionnement en Mode Monostable

En mode **monostable**, une impulsion est générée lorsque l'entrée **TRIG** est déclenchée par une transition de niveau **haut vers bas** (front descendant). L'impulsion reste **active (niveau haut)** pendant une durée déterminée par les composants **R_A** et **C** avant de revenir automatiquement à l'état **bas**.

D'après la documentation du **NE555**, la durée de l'impulsion est donnée par la formule :

$$t_w = 1.1 * R_A * C$$

Où :

- **t_w** est la durée de l'impulsion en secondes,
- **R_A** est la résistance en ohms (Ω),
- **C** est la capacité en farads (F).

Nous souhaitons **t_w qui vaut 10s ou >= 500ms**.

3. Choix des Valeurs pour la Temporisation

Temporisation de 10 secondes :

Nous devons choisir **R_A** et **C** pour obtenir une durée de **10 s** :

Note d'application (Brake System Plausible Device)

$10s = 1.1 * R_A * C$ En fixant $C = 1\mu F$ soit $10e-6 F$,

nous obtenons :

$$R_A = \frac{10s}{1.1 * C} = 9,09M\Omega$$

Temporisation de 500 ms (0.5 s) les memes demarrache ont ete suivi.

Nous pouvons également nous baser sur les courbes fournies dans la datasheet (cf. figure 3 ci dessous), ce qui confirme les valeurs choisies (voir la Figure 11).

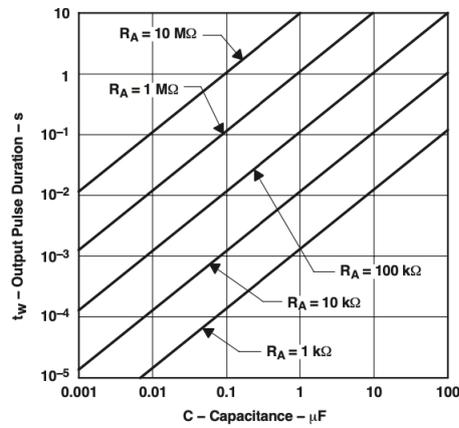


Figure 11. Output Pulse Duration vs Capacitance

Figure 3 : tempo de sortie en fonction de la capacité et résistance

4. Fonctionnement Ré-déclenchable ou Non Ré-déclenchable

D'après la documentation :

- Une impulsion est déclenchée uniquement si **TRIG** passe sous un certain seuil.
- Une nouvelle impulsion ne peut être générée qu'après la fin du cycle en cours.

Cela signifie que le **NE555 en mode monostable est non ré-déclenchable**, car une nouvelle impulsion ne peut être initiée tant que la précédente n'est pas terminée.